


SEMICONDUCTOR INTEGRATED CIRCUIT AND ITS MANUFACTURING METHOD

Patent number: JP8330508
Publication date: 1996-12-13
Inventor: NAKANISHI HIROYUKI; ISHIO TOSHIYA
Applicant: SHARP CORP
Classification:
 - international: H01L25/065; H01L25/07; H01L25/18
 - european:
Application number: JP19950131644 19950530
Priority number(s):

Also published as:

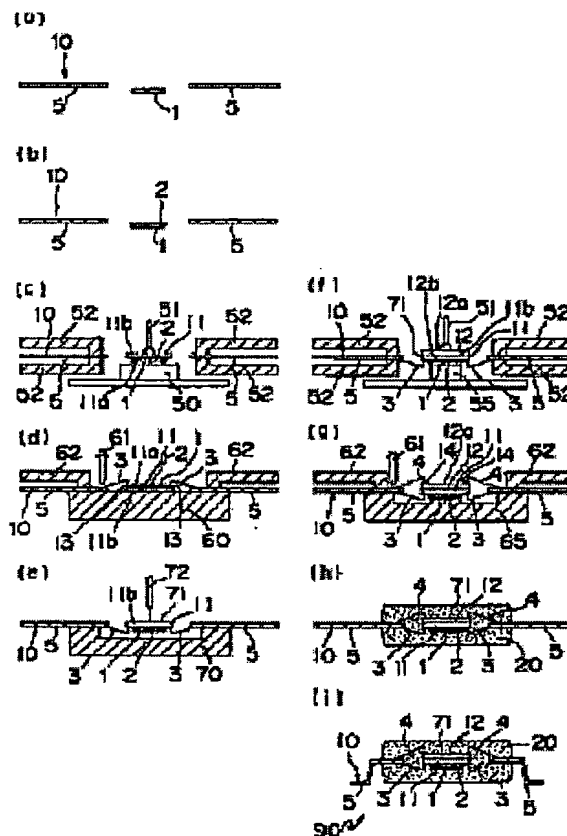
 US5793108 (A1)

Report a data error here

Abstract of JP8330508

PURPOSE: To provide a semiconductor integrated circuit which can prevent the surface of each semiconductor chip from being damaged when assembling at least two semiconductor chips in a piece, facilitate their assembly without increasing the cost, and prevent the semiconductor chips from being displaced due to the inflow of sealing resin and its manufacturing method.

CONSTITUTION: The side of a surface 11a of a semiconductor chip 11 with a larger surface dimension than that of a die pad part 1 is adhered to one surface of the die pad part 1 of a lead frame 10 while interposing an elastic insulation film 2 between them. While a reverse side 11b of the semiconductor chip 11 is in contact with a jig surface 60, wire is bonded to the semiconductor chip 11. While the lower surface of the die pad part 1 is in contact with a jig surface 55, the reverse side 12b of a semiconductor chip 12 is adhered to the reverse side 11b of the semiconductor chip 11 via adhesive 71. While the lower surface of the die pad part 1 is in contact with the jig surface 65, wire is bonded to the semiconductor chip 12.



Data supplied from the esp@cenet database - Patent Abstracts of Japan

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-330508

(43) 公開日 平成8年(1996)12月13日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 25/065			H 0 1 L 25/08	Z
25/07				
25/18				

審査請求 未請求 請求項の数 5 O L (全 11 頁)

(21) 出願番号 特願平7-131644

(22) 出願日 平成7年(1995)5月30日

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 中西 宏之

大阪府大阪市阿倍野区長池町22番22号 シ
ャープ株式会社内

(72) 発明者 石尾 俊也

大阪府大阪市阿倍野区長池町22番22号 シ
ャープ株式会社内

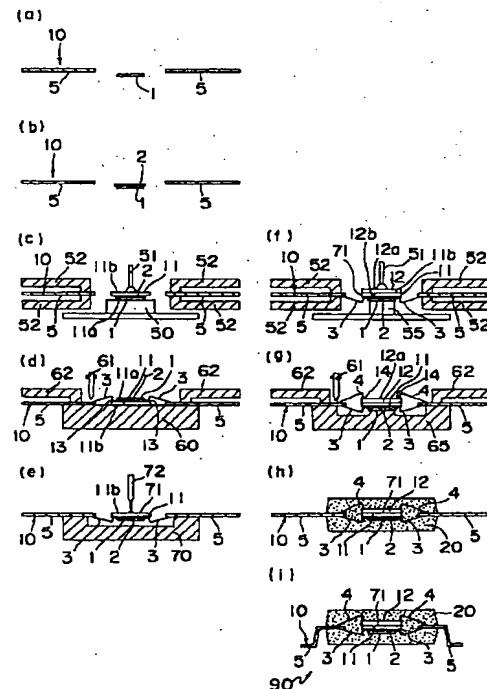
(74) 代理人 弁理士 青山 葆 (外1名)

(54) 【発明の名称】 半導体集積回路およびその製造方法

(57) 【要約】

【目的】 2個以上の半導体チップ11、12を一体に組み立てる場合に、各半導体チップの表面がダメージを受けるのを防止できる上、コストを上昇させることなく組み立てでき、封止樹脂20の流入によって半導体チップが変位するのを防止できる半導体集積回路およびその製造方法を提供する。

【構成】 リードフレーム10のダイパッド部1の片面に、上記ダイパッド部よりも面寸法が大きい半導体チップ11の表面11a側を、弾性を有する絶縁フィルム2を挟んで接着する。半導体チップ11の裏面11bを治具面60に接触させた状態で、半導体チップ11のワイヤボンドを行う。ダイパッド部1の下面を治具面55に接触させた状態で、半導体チップ11の裏面11bに、半導体チップ12の裏面12bを接着剤71を介して接着する。そのダイパッド部1の下面を治具面65に接触させた状態で、半導体チップ12のワイヤボンドを行う。



1

【特許請求の範囲】

【請求項1】 半導体チップを取り付けるべきダイパッド部と、このダイパッド部と離間して設けられたリード部とを有するリードフレームと、表面の周縁に電極を有する2個以上の半導体チップとを一体に組み立てた半導体集積回路であって、

上記リードフレームのダイパッド部の片面に、上記ダイパッド部よりも面積が大きい第1の半導体チップが、この半導体チップの表面のうち上記電極の内側に存する領域を上記ダイパッド部に対応させた状態で、弾性を有する絶縁フィルムを介して接着され、

上記第1の半導体チップの裏面を治具の面に接触させた状態で、上記第1の半導体チップ表面の電極と上記リード部とが第1の金属ワイヤで接続され、

上記リードフレームのダイパッド部の上記第1の半導体チップと反対側の面を治具の面に接触させた状態で、上記第1の半導体チップの裏面に、第2の半導体チップの裏面が接着剤により接着され、

上記リードフレームのダイパッド部の上記第1の半導体チップと反対側の面を治具の面に接触させた状態で、上記第2の半導体チップの表面に設けられた電極と上記リード部とが第2の金属ワイヤで接続されていることを特徴とする半導体集積回路。

【請求項2】 請求項1に記載の半導体集積回路において、

上記第1、第2の半導体チップの少なくとも一方は、面積が異なる複数個の予め積層された半導体チップを含み、

上記積層された下側の半導体チップの表面のうち上記電極の内側に存する領域に、この下側の半導体チップよりも面積が小さい上側の半導体チップの裏面が、弾性を有する絶縁フィルムを介して接着されていることを特徴とする半導体集積回路。

【請求項3】 請求項1に記載の半導体集積回路において、

上記第1、第2の半導体チップの少なくとも一方は、同一寸法を持つ矩形の2個の予め積層された半導体チップを含み、

上記積層された半導体チップのうち下側の半導体チップの表面に、上側の半導体チップが、上記下側の半導体チップの隣り合う2辺に沿って設けられた電極が露出するように略対角方向にずれた状態で、弾性を有する絶縁フィルムを介して接着されていることを特徴とする半導体集積回路。

【請求項4】 請求項1に記載の半導体集積回路において、

上記第1、第2の半導体チップの少なくとも一方は、同一寸法を持つ長方形の2個の予め積層された半導体チップを含み、

上記積層された半導体チップのうち下側の半導体チップ

2

の表面に、上側の半導体チップが、上記下側の半導体チップの対向する短辺に沿って設けられた電極が露出するように長辺が直交した状態で、弾性を有する絶縁フィルムを介して接着されていることを特徴とする半導体集積回路。

【請求項5】 半導体チップを取り付けるべきダイパッド部と、このダイパッド部と離間して設けられたリード部とを有するリードフレームと、表面の周縁に電極を有する2個以上の半導体チップとを一体に組み立てる半導体集積回路の製造方法であって、

上記リードフレームのダイパッド部の片面に、上記ダイパッド部よりも面積が大きい第1の半導体チップを、この半導体チップの表面のうち上記電極の内側に存する領域を上記ダイパッド部に対応させた状態で、弾性を有する絶縁フィルムを挟んで接着する工程と、

上記第1の半導体チップの裏面を治具の面に接触させた状態で、上記第1の半導体チップ表面の電極と上記リード部とを第1の金属ワイヤで接続する工程と、上記リードフレームのダイパッド部の上記第1の半導体チップと反対側の面を治具の面に接触させた状態で、上記第1の半導体チップの裏面に、第2の半導体チップの裏面を接着剤を介して接着する工程と、

上記リードフレームのダイパッド部の上記第1の半導体チップと反対側の面を治具の面に接触させた状態で、上記第2の半導体チップの表面に設けられた電極と上記リード部とを第2の金属ワイヤで接続する工程を有することを特徴とする半導体集積回路の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明は、2個以上の半導体チップを1つのパッケージに組み込んだ半導体集積回路およびその製造方法に関する。

【0002】

【従来の技術】近年の電子機器の高機能化、軽薄短小化に伴って、2個以上の半導体チップを1つのパッケージに組み込んだ半導体集積回路が鋭意開発されている。

【0003】このような半導体集積回路としては、図9に示すように、リードフレーム110のダイパッド部101の両面に半導体チップ111、112を銀ペースト171、171を介して接着したもの200が知られている(実開昭62-147360号公報)。各半導体チップ111、112の表面111a、112aに設けられた電極113、114とリードフレーム110のリード部105とが金属ワイヤ103、104によって接続されている。120は封止樹脂である。

【0004】この半導体集積回路200は、次のような幾つかの方法で製造されている。

【0005】第1の製造方法では、まず、図10(a)に示すように、ダイパッド部101とリード部105とを有する平板状のリードフレーム110を用意する。同図

10

20

30

40

50

3

(b)に示すように、このリードフレーム110を平坦な治具170上に載置し、ダイパッド部101の片面にディスペンサ172を用いて銀ペースト171を塗布する。続いて、同図(c)に示すように、リード部105を治具152で挟んで固定した状態で、この銀ペースト171上に第1の半導体チップ111を載せ、ダイパッド部101を治具150で支えつつ半導体チップ111の表面111aを上方からコレット151で押圧する。これは、銀ペースト171を面方向に引き伸ばして、ダイパッド部101と半導体チップ111との密着性や平行性を高めるためである。そして、加熱により、この銀ペースト171を硬化させる(半導体チップ111のダイボンド完了)。次に、同図(d)に示すように、リードフレーム110の表裏を反転させて、リード部105を治具175で支えた状態で、ダイパッド部101の上記半導体チップ111と反対側の面にディスペンサ172を用いて銀ペースト171を塗布する。続いて、同図(e)に示すように、この銀ペースト171上に第2の半導体チップ112を載せ、リード部105を治具152で挟んで固定した状態で、半導体チップ111の表面111aを治具155で支えつつ半導体チップ112の表面112aを上方からコレット151で押圧する。加熱により、この銀ペースト171を硬化させる(半導体チップ112のダイボンド完了)。次に、同図(f)に示すように、リードフレーム110の表裏を反転させて、振動防止のために半導体チップ112の表面112aを治具160で支えたとともにリード部105を治具162で押さえて固定した状態で、半導体チップ111の表面に設けられた電極(一般に表面の周縁に設けられている)113とリード部105とをボンディングツール161を用いて金ワイヤ103で接続する(半導体チップ111のワイヤボンド完了)。さらに、同図(g)に示すように、リードフレーム110の表裏を反転させて、半導体チップ111の表面111aを治具165で支えたとともにリード部105を治具162で押さえて固定した状態で、半導体チップ112の表面に設けられた電極114とリード部105とをボンディングツール161を用いて金ワイヤ104で接続する(半導体チップ112のワイヤボンド完了)。次に、同図(h)に示すように、リード部105の先端側(アウターリード)を除く各要素を樹脂120で封止する(樹脂封止完了)。最後に、同図(i)に示すように、リード部105を架橋接続しているダムバー(図示せず)を切断し、リード部(アウターリード)105を所定の形状に折り曲げる(素子作製完了)。

【0006】第2の製造方法として、上述の第1の方法において、第1の半導体チップ111のワイヤボンド工程(図10(f))と、第2の半導体チップ112のワイヤボンド工程(同図(g))の順番を逆にして行う方法がある。

4

【0007】第3の製造方法として、図11(a)~(h)に示すように、第1の半導体チップ111のダイボンド工程(同図(b)~(c))とワイヤボンド工程(同図(d))を先に行い、続いて第2の半導体チップ112のダイボンド工程(同図(e)~(f))とワイヤボンド工程(同図(g))を行う方法がある。なお、図11(a), (h), (i)の工程は図10(a), (h), (i)の工程と同じである。

【0008】

【発明が解決しようとする課題】しかしながら、上記第1および第2の製造方法では、第2の半導体チップ112をダイボンドする工程(図10(e))で、第1の半導体チップ111の表面111aが治具155の面と接触した状態で、上方からコレット151によって押圧される。このため、治具155の面に残留しているシリコンチップ片等の異物が半導体チップ111の表面バシベーション膜を傷つけ、半導体チップ111の表面111aがダメージを受けるという問題がある。また、第1の半導体チップ111のワイヤボンド工程(同図(f))、第2の半導体チップ112のワイヤボンド工程(同図(g))で、それぞれ第2の半導体チップ112の表面112a、第1の半導体チップ111の表面111aが治具160、165の面と接触するため、同様の問題が起こる。また、上記第3の製造方法でも、第2の半導体チップ112のダイボンド工程(図11(f))、そのワイヤボンド工程(同図(g))で第1の半導体チップ111の表面111aが治具155、165の面と接触してダメージを受ける。このようなダメージを受けると、半導体チップ111、112は、破壊されて電氣的に動作しなくなったり、組み立て直後は正常に動作しても、傷からしみ込んだ水分によって金属配線が酸化されて断線し、信頼性が劣化したりする。

【0009】この問題を避けるために、リードフレームの一方の面に第1の半導体チップをダイボンドし、インナーリードとその半導体チップとのワイヤボンドを行った後、上記リードフレームの第1の半導体チップの側だけを樹脂で封止する方法が提案されている(特開平5-121462号公報)。この方法では、その後、上記リードフレームの第1の半導体チップと反対側の面に第2の半導体チップをダイボンドし、インナーリードとその半導体チップとのワイヤボンドを行った後、上記リードフレームの第2の半導体チップ側を樹脂で封止する。この方法によれば、第2の半導体チップのダイボンド工程、ワイヤボンド工程で第1の半導体チップの表面が樹脂で保護されるので上述の問題を解消することができる。しかし、樹脂封止工程を2回に分けて行っているため、2種類の金型を用意しなければならず、設備コストが多くかかる。しかも、樹脂封止工程が1つ増えるため、結果として素子当たりのコストが増大するという問題がある。

【0010】また、TAB(テープ・オートメテッド

5

・ボンディング) テープの両面にそれぞれ第1、第2の半導体チップをバンプ電極を介して取り付け、このTABテープの端子をリードフレームと接続する方法も提案されている(特開平4-184949号公報)。この方法では、各半導体チップの寸法や電極配置に対応するTABテープを用意する必要があり、汎用性に欠ける。また、樹脂封止工程で、樹脂の流入によってテープが壊れて、第1、第2の半導体チップが変位するおそれがある。このように第1、第2の半導体チップが変位した場合、変位した側で封止樹脂の厚みが相対的に薄くなるため、信頼性が損なわれる。

【0011】そこで、この発明の目的は、2個以上の半導体チップを一体に組み立てる場合に、各半導体チップの表面がダメージを受けるのを防止できる上、コストを上昇させることなく組み立てでき、封止樹脂の流入によって半導体チップが変位するのを防止できる半導体集積回路およびその製造方法を提供することにある。

【0012】

【課題を解決するための手段】上記目的を達成するため、請求項1に記載の半導体集積回路は、半導体チップを取り付けるべきダイパッド部と、このダイパッド部と離間して設けられたリード部とを有するリードフレームと、表面の周縁に電極を有する2個以上の半導体チップとを一体に組み立てた半導体集積回路の製造方法であって、上記リードフレームのダイパッド部の片面に、上記ダイパッド部よりも面積が大きい第1の半導体チップが、この半導体チップの表面のうち上記電極の内側に存する領域を上記ダイパッド部に対応させた状態で、弾性を有する絶縁フィルムを介して接着され、上記第1の半導体チップの裏面を治具の面に接触させた状態で、上記第1の半導体チップ表面の電極と上記リード部とが第1の金属ワイヤで接続され、上記リードフレームのダイパッド部の上記第1の半導体チップと反対側の面を治具の面に接触させた状態で、上記第1の半導体チップの裏面に、第2の半導体チップの裏面が接着剤により接着され、上記リードフレームのダイパッド部の上記第1の半導体チップと反対側の面を治具の面に接触させた状態で、上記第2の半導体チップの表面に設けられた電極と上記リード部とが第2の金属ワイヤで接続されていることを特徴としている。

【0013】また、請求項2に記載の半導体集積回路は、請求項1に記載の半導体集積回路において、上記第1、第2の半導体チップの少なくとも一方は、面積が異なる複数個の予め積層された半導体チップを含み、上記積層された下側の半導体チップの表面のうち上記電極の内側に存する領域に、この下側の半導体チップよりも面積が小さい上側の半導体チップの裏面が、弾性を有する絶縁フィルムを介して接着されていることを特徴としている。

【0014】また、請求項3に記載の半導体集積回路

6

は、請求項1に記載の半導体集積回路において、上記第1、第2の半導体チップの少なくとも一方は、同一寸法を持つ矩形の2個の予め積層された半導体チップを含み、上記積層された半導体チップのうち下側の半導体チップの表面に、上側の半導体チップが、上記下側の半導体チップの隣り合う2辺に沿って設けられた電極が露出するように略対角方向にずれた状態で、弾性を有する絶縁フィルムを介して接着されていることを特徴としている。

【0015】また、請求項4に記載の半導体集積回路は、請求項1に記載の半導体集積回路において、上記第1、第2の半導体チップの少なくとも一方は、同一寸法を持つ長方形の2個の予め積層された半導体チップを含み、上記積層された半導体チップのうち下側の半導体チップの表面に、上側の半導体チップが、上記下側の半導体チップの対向する短辺に沿って設けられた電極が露出するように長辺が直交した状態で、弾性を有する絶縁フィルムを介して接着されていることを特徴としている。

【0016】また、請求項5に記載の半導体集積回路の製造方法は、半導体チップを取り付けるべきダイパッド部と、このダイパッド部と離間して設けられたリード部とを有するリードフレームと、表面の周縁に電極を有する2個以上の半導体チップとを一体に組み立てる半導体集積回路の製造方法であって、上記リードフレームのダイパッド部の片面に、上記ダイパッド部よりも面積が大きい第1の半導体チップを、この半導体チップの表面のうち上記電極の内側に存する領域を上記ダイパッド部に対応させた状態で、弾性を有する絶縁フィルムを挟んで接着する工程と、上記第1の半導体チップの裏面を治具の面に接触させた状態で、上記第1の半導体チップ表面の電極と上記リード部とを第1の金属ワイヤで接続する工程と、上記リードフレームのダイパッド部の上記第1の半導体チップと反対側の面を治具の面に接触させた状態で、上記第1の半導体チップの裏面に、第2の半導体チップの裏面を接着剤を介して接着する工程と、上記リードフレームのダイパッド部の上記第1の半導体チップと反対側の面を治具の面に接触させた状態で、上記第2の半導体チップの表面に設けられた電極と上記リード部とを第2の金属ワイヤで接続する工程を有することを特徴としている。

【0017】

【作用】請求項1の半導体集積回路を製造する場合、リードフレームのダイパッド部の一方の面に第1の半導体チップを接着する工程(第1の半導体チップのダイボンディング工程)は、ダイパッド部と第1の半導体チップとの間に弾性を有する絶縁フィルムを挟んで行われるから、この工程で第1の半導体チップの表面がダメージを受けることはない。また、第1の半導体チップの表面の電極とリードフレームのリード部とを第1の金属ワイヤで接続する工程(第1の半導体チップのワイヤボンディング工程)

7

は、第1の半導体チップの裏面を治具の面に接触させた状態で行われるから、この工程で第1の半導体チップの表面がダメージを受けることはない。また、上記第1の半導体チップの裏面に、第2の半導体チップの裏面を接着剤を介して接着する工程（第2の半導体チップのダイボンド工程）は、上記ダイパッド部の上記第1の半導体チップの反対側の面を治具の面に接触させた状態で行われるから、この工程で第1の半導体チップの表面がダメージを受けることはない。また、この工程で第2の半導体チップの表面がダイボンド用コレットによって押圧され10としても、上記ダイパッド部と第1の半導体チップとの間の絶縁フィルムが弾性によって荷重を吸収するので、第2の半導体チップの表面がダメージを受けることもない。また、第2の半導体チップの表面に設けられた電極とリードフレームのリード部とを第2の金属ワイヤで接続する工程（第2の半導体チップのワイヤボンド工程）は、上記ダイパッド部の上記第1の半導体チップの反対側の面を治具の面に接触させた状態で行われるから、この工程で第1の半導体チップの表面がダメージを受けることはない。この後、通常は樹脂封止工程、リード20フレーム折り曲げ工程が続くが、これらの工程で第1、第2の半導体チップの表面がダメージを受けることはない。結果として、この半導体集積回路は、各半導体チップの表面がダメージを受けることがなく製造される。また、樹脂封止工程が1回で済むので、コストが増大することもない。また、樹脂封止工程では、各半導体チップはリードフレームのダイパッド部に取り付けられているので、TABテープを介して組み立てを行う場合と異なり、封止樹脂の流入によって半導体チップが変位することもない。

【0018】また、請求項2、3、4の半導体集積回路では、それぞれ第1、第2の半導体チップの少なくとも一方が、複数又は2個の予め積層された半導体チップを含むので、高集積化および高機能化を進めることが容易になる。また、第1の半導体チップや第2の半導体チップとして複数の半導体チップが予め積層されているが、積層された各半導体チップ表面の周縁に設けられた電極が露出する構造となっているので、各半導体チップのワイヤボンド工程が困難になることはない。

【0019】また、請求項5の半導体集積回路の製造方法では、リードフレームのダイパッド部の一方の面に第1の半導体チップを接着する工程（第1の半導体チップのダイボンド工程）は、ダイパッド部と第1の半導体チップとの間に弾性を有する絶縁フィルムを挟んで行われるから、この工程で第1の半導体チップの表面がダメージを受けることはない。また、第1の半導体チップの表面の電極とリードフレームのリード部とを第1の金属ワイヤで接続する工程（第1の半導体チップのワイヤボンド工程）は、第1の半導体チップの裏面を治具の面に接触させた状態で行われるから、この工程で第1の半導体

8

チップの表面がダメージを受けることはない。また、上記第1の半導体チップの裏面に、第2の半導体チップの裏面を接着剤を介して接着する工程（第2の半導体チップのダイボンド工程）は、上記ダイパッド部の上記第1の半導体チップの反対側の面を治具の面に接触させた状態で行われるから、この工程で第1の半導体チップの表面がダメージを受けることはない。また、この工程で第2の半導体チップの表面がダイボンド用コレットによって押圧されるとしても、上記ダイパッド部と第1の半導体チップとの間の絶縁フィルムが弾性によって荷重を吸収するので、第2の半導体チップの表面がダメージを受けることもない。また、第2の半導体チップの表面に設けられた電極とリードフレームのリード部とを第2の金属ワイヤで接続する工程（第2の半導体チップのワイヤボンド工程）は、上記ダイパッド部の上記第1の半導体チップの反対側の面を治具の面に接触させた状態で行われるから、この工程で第1の半導体チップの表面がダメージを受けることはない。この後、通常は樹脂封止工程、リードフレーム折り曲げ工程が続くが、これらの工程で第1、第2の半導体チップの表面がダメージを受けることはない。結果として、この製造方法によれば、各半導体チップの表面がダメージを受けることがない。また、樹脂封止工程が1回で済むので、コストが増大することもない。また、樹脂封止工程では、各半導体チップはリードフレームのダイパッド部に取り付けられているので、TABテープを介して組み立てを行う場合と異なり、封止樹脂の流入によって半導体チップが変位することもない。

【0020】

30 【実施例】以下、この発明の半導体集積回路およびその製造方法を実施例により詳細に説明する。

【0021】図2は、一実施例の製造方法により作製される半導体集積回路90の断面構造を示している。この半導体集積回路90は、リードフレーム10のダイパッド部1の片面（上面）に、弾性を有する絶縁フィルムとしてのポリイミドテープ2と、第1の半導体チップ11と、接着剤としての銀ペースト71と、第2の半導体チップ12を順に備えている。20は封止樹脂である。

【0022】この例では、各半導体チップ11、12の厚さは200 μ mとなっている。各半導体チップ11、12の表面11a、12aには、その周縁に沿って電極13、14が設けられている。

【0023】リードフレーム10は、厚さ125 μ mの42アロイや銅アロイ等の金属板材料を用いて形成されており、矩形的ダイパッド部1とリード部5とはこの図2の断面以外の箇所と連結されている。その連結箇所に段差を設けることによって、ダイパッド部1がリード部5の内端側（インナーリード）よりも図において下方に位置するように設計されている。この理由は、素子完成状態でダイパッド部1の下側、第2の半導体チップ12

9

の上側の封止樹脂20を略同じ厚さにするためである。リードフレーム10のダイパッド部1の面寸法(面方向の寸法)は、第1の半導体チップ11表面11aの電極13、13の内側の領域に対応する寸法に設計されている。

【0024】各半導体チップ11、12の表面11a、12aに設けられた電極13、14とリードフレーム10のリード部5とが金属ワイヤとしての金ワイヤ3、4によって接続されている。

【0025】この半導体集積回路90は、次のような方法で製造される。

【0026】① まず、図1(a)に示すようにリードフレーム10を用意する。同図(b)に示すように、このリードフレーム10を治具(図示せず)上に載置し、ダイパッド部1の上面に、このダイパッド部1の面寸法と等しい面寸法を持ち、厚さ20 μ mの矩形のポリイミドテープ2を供給する。この例では、ポリイミドテープ2として、両面に厚さ8 μ mの接着剤がラミネートされた仕様であって、全体の弾性率が6.8 $\times 10^9$ Pa、接着剤のみの弾性率が3.0 $\times 10^9$ Paのものを用いる。このようなポリイミドテープ2は、LOC用テープ等として実績のあるものを採用することができる。なお、ポリイミド自体が熱可塑性を有し、自ら接着剤の役割を果たす1層タイプのテープを用いても良い。

【0027】② 続いて、同図(c)に示すように、上記ポリイミドテープ2の上面に、第1の半導体チップ11を載置する。このとき、ポリイミドテープ2と、第1の半導体チップ11の表面11aのうち上記電極の内側に存する領域とが対応する状態とする。そして、リード部5を治具52で挟んで固定した状態で、ダイパッド部1を300℃に熱したヒータプレート治具50で支えつつ半導体チップ11の表面11aを上方からコレット51で押圧する。これにより、ダイパッド部1、ポリイミドテープ2および第1の半導体チップ11を一体に接着する(第1の半導体チップ11のダイボンド完了)。この工程はダイパッド部1と第1の半導体チップ11との間に弾性を有するポリイミドテープ2を挟んで行われるから、この工程で第1の半導体チップ11の表面11aがダメージを受けることはない。

【0028】③ 次に、同図(d)に示すように、リードフレーム10の表裏を反転させて、振動防止のために第1の半導体チップ11の裏面11bを治具60で支えたとともにリード部5を治具162で押さえて固定した状態で、第1の半導体チップ11の表面11aに設けられた電極13とリード部5とをボンディングツール61を用いて金ワイヤ3で接続する(第1の半導体チップ11のワイヤボンド完了)。この工程は、第1の半導体チップ11の裏面11bを治具60の面に接触させた状態で行われるから、この工程で第1の半導体チップ11の表面11aがダメージを受けることはない。

10

【0029】④ 次に、同図(e)に示すように、リードフレーム10の表裏を反転させて、リード部5を治具70で支えた状態で、第1の半導体チップ11の裏面11bにディスペンサ72を用いて銀ペースト71を塗布する。続いて、同図(f)に示すように、リード部5を治具52で挟んで固定した状態で、この銀ペースト71上に第2の半導体チップ12を載せ、ダイパッド部1の下面を治具55で支えつつ半導体チップ12の表面12aを上方からコレット51で押圧する。そして、180℃程度の温度に加熱して、銀ペースト71(厚さ5~10 μ m程度)を硬化させる。これにより、第1の半導体チップ11の裏面11aに、第2の半導体チップ12の裏面12aを銀ペースト71を介して接着する(第2の半導体チップ12のダイボンド完了)。この工程は、ダイパッド部1の下面を治具55の面に接触させた状態で行われるから、この工程で第1の半導体チップ11の表面11aがダメージを受けることはない。また、この工程では第2の半導体チップ12の表面12aがコレット51によって押圧されるが、ダイパッド部1と第1の半導体チップ11との間のポリイミドテープ2が弾性によって荷重を吸収するので、第2の半導体チップ12の表面12aがダメージを受けることもない。

【0030】なお、接着剤として銀ペースト71ではなく、ポリイミド等のワニスを使用してもよい。

【0031】⑤ さらに、同図(g)に示すように、ダイパッド部1の下面を治具65で支えたとともにリード部5を治具62で押さえて固定した状態で、半導体チップ12の表面に設けられた電極14とリード部5とをボンディングツール61を用いて金ワイヤ4で接続する(第2の半導体チップ12のワイヤボンド完了)。この工程は、ダイパッド部1の下面を治具65の面に接触させた状態で行われるから、この工程で第1の半導体チップ11の表面11aがダメージを受けることはない。

【0032】⑥ 次に、同図(h)に示すように、従来と同様に、リード部5の先端側(アウターリード)を除く各要素を樹脂20で封止する(樹脂封止完了)。最後に、同図(i)に示すように、リード部5を架橋接続しているダムバー(図示せず)を切断し、リード部(アウターリード)5を所定の形状に折り曲げる(素子作製完了)。これらの工程で第1、第2の半導体チップ11、12の表面11a、12aがダメージを受けることはない。

【0033】結果として、この製造方法によれば、各半導体チップ11、12の表面11a、12aがダメージを受けるのを防止することができる。また、樹脂封止工程が1回で済むので、コストが増大することもない。また、樹脂封止工程では、各半導体チップ11、12はリードフレーム10(のダイパッド部)に取り付けられているので、TABテープを介して組み立てを行う場合と異なり、封止樹脂の流入によって半導体チップ11、1

11

2が変位することもない。

【0034】この例では、アウターリードを封止樹脂20の下面側へ折り曲げているが、逆に封止樹脂20の上面側へ折り曲げても良い。例えば、素子に沿って放熱フィンを設けるような場合は、放熱フィンを設ける側にダイパッド部1がくるように、アウターリードの曲げ方向を決定すれば良い。そのようにした場合、半導体チップが発する熱に対する放熱効果を高めることができる。

【0035】上記第1、第2の半導体チップとして、複数個の半導体チップを積層したものを用いることもできる。次に、そのような3つの例について述べる。

【0036】まず、図3(a)、(b)に示すように、第1の半導体チップとして、面寸法が異なる複数個の半導体チップ11A、11B、11Cを予め積層したものを用いる(同図(a)は平面図、同図(b)は同図(a)におけるL-L線矢視断面図である。)。この例では、下側の半導体チップ11Aの表面11Aaのうち電極13A、13Aの内側に存する領域に、この半導体チップ11Aよりも面寸法が小さい半導体チップ11Bの裏面11Bbが、ポリイミドテープ2Aを挟んで熱圧着されている。さらに、この半導体チップ11Bの表面11Baのうち電極13B、13Bの内側に存する領域に、この半導体チップ11Bよりも面寸法が小さい半導体チップ11Cの裏面11Cbが、ポリイミドテープ2Bを挟んで熱圧着されている。この第1の半導体チップと全く同様に第2の半導体チップを複数個の半導体チップ12A、12B、12Cで構成し、先に述べた手順①～⑥で組み立てを行った場合、図6に示すような半導体集積回路90Aが得られる。この半導体集積回路90Aでは、リードフレーム10のダイパッド部1の上面にポリイミドテープ2Cを挟んで第1の半導体チップ11Aの表面11Aaが接着されるとともに、第1の半導体チップ11Cの裏面11Cbに銀ペースト71を挟んで第2の半導体チップ12Aの裏面12Abが接着されている。14A、14B、14Cは半導体チップ12A、12B、12Cの表面の周縁に設けられた電極、3A、3B、3C、4A、4B、4Cは金ワイヤを示している。このようにした場合、第1、第2の半導体チップがそれぞれ1個である場合に比して半導体集積回路の高集積化および高機能化を進めることができる。なお、第1、第2の半導体チップとしてそれぞれ複数の半導体チップ11A、11B、11C; 12A、12B、12Cが積層されているが、積層された各半導体チップ表面の周縁に設けられた電極13A、13B、13C; 14A、14B、14Cが露出する構造となっているので、各半導体チップ11A、11B、11C; 12A、12B、12Cのワイヤボンディングが困難になることはない。また、当然ながら、半導体チップを積層する個数は3個に限られるものではなく、積層する個数は2個、4個等であっても良い。

【0037】また、図4(a)、(b)に示すように、第1の

12

半導体チップは、面寸法が同じ2個の半導体チップ11D、11Eを予め積層したものとしても良い(同図(a)は平面図、同図(b)は同図(a)におけるM-M線矢視断面図である。)。この例では、下側の半導体チップ11Dの表面11Daに、上側の半導体チップ11Eの裏面11Ebが、上記半導体チップ11Dの隣り合う2辺に沿って設けられた電極13D、13Dが露出するように略対角方向にずれた状態で、ポリイミドテープ2Dを挟んで熱圧着されている。このようにすれば同一の半導体チップ11D、11Eを用いて積層を構成することができる。この第1の半導体チップと全く同様に第2の半導体チップを2個の半導体チップ12D、12Eで構成し、先に述べた手順①～⑥で組み立てを行った場合、図7に示すような半導体集積回路90Bが得られる。この半導体集積回路90Bでは、リードフレーム10のダイパッド部1の上面にポリイミドテープ2Eを挟んで第1の半導体チップ11Eの表面11Eaが接着されるとともに、第1の半導体チップ11Dの裏面11Dbに銀ペースト71を挟んで第2の半導体チップ12Dの裏面12Dbが接着されている。14D、14Eは半導体チップ12D、12Eの表面の周縁に設けられた電極を示している。このようにした場合、第1、第2の半導体チップがそれぞれ1個である場合に比して半導体集積回路の高集積化および高機能化を進めることができる。なお、第1、第2の半導体チップとしてそれぞれ複数の半導体チップ11D、11E; 12D、12Eが積層されているが、積層された各半導体チップ表面の周縁に設けられた電極13D、13E; 14D、14Eが露出する構造となっているので、各半導体チップ11D、11E; 12D、12Eのワイヤボンディングが困難になることはない。

【0038】また、図5(a)、(b)に示すように、第1の半導体チップは、面寸法が同じ長方形である2個の半導体チップ11F、11Gを予め積層したものとしても良い(同図(a)は平面図、同図(b)は同図(a)におけるM-M線矢視断面図である。)。この例では、下側の半導体チップ11Fの表面11Faに、上側の半導体チップ11Gの裏面11Gbが、上記下側の半導体チップの対向する短辺に沿って設けられた電極が露出するように長辺が直交した状態で、ポリイミドテープ2Fを挟んで熱圧着されている。このようにすれば同一の半導体チップ11F、11Gを用いて積層を構成することができる。この第1の半導体チップと全く同様に第2の半導体チップを2個の半導体チップ12F、12Gで構成し、先に述べた手順①～⑥で組み立てを行った場合、図8(a)、(b)に示すような半導体集積回路90Cが得られる(図8(a)は図5(a)におけるN-N線矢視断面に対応し、図8(b)は図5(a)におけるO-O線矢視断面に対応している。)。この半導体集積回路90Cでは、リードフレーム10のダイパッド部1の上面にポリイミドテープ2G

13

を挟んで第1の半導体チップ11Gの表面11Gaが接着されるとともに、第1の半導体チップ11Fの裏面11Fbに銀ペースト71を挟んで第2の半導体チップ12Fの裏面12Fbが接着されている。14F、14Gは半導体チップ12F、12Gの表面の周縁に設けられた電極を示している。このようにした場合、第1、第2の半導体チップがそれぞれ1個である場合に比して半導体集積回路の高集積化および高機能化を進めることができる。なお、第1、第2の半導体チップとしてそれぞれ複数の半導体チップ11F、11G；12F、12Gが積層されているが、積層された各半導体チップ表面の周縁に設けられた電極13F、13G；14F、14Gが露出する構造となっているので、各半導体チップ11F、11G；12F、12Gのワイヤボンド工程が困難になることはない。

【0039】なお、この発明の半導体集積回路の製造方法は、SOP、TSOP、UTSOP、SOJ、QFP、QFJ、DIP等の様々な定形封止型の半導体集積回路に応用できるばかりではなく、ポッティング樹脂封止により作製される不定形な半導体集積回路にも応用できる。

【0040】

【発明の効果】以上より明らかなように、請求項1の半導体集積回路は、その構成要素である各半導体チップの表面がダメージを受けることなく製造される。また、製造にあたって、樹脂封止工程が1回で済むので、コストが増大することもない。また、樹脂封止工程では、各半導体チップはリードフレームのダイパッド部に取り付けられているので、TABテープを介して組み立てを行う場合と異なり、封止樹脂の流入によって各半導体チップが変位することもない。

【0041】また、請求項2、3、4の半導体集積回路は、それぞれ第1、第2の半導体チップの少なくとも一方が、複数又は2個の予め積層された半導体チップを含むので、高集積化および高機能化を容易に進めることができる。

【0042】また、請求項5の半導体集積回路の製造方法によれば、2個以上の半導体チップを1つのパッケージに組み込む場合に、各半導体チップの表面がダメージを受けるのを防止することができる。また、樹脂封止工程が1回で済むので、コストが増大することもない。また、樹脂封止工程では、各半導体チップはリードフレームのダイパッド部に取り付けられているので、TABテープを介して組み立てを行う場合と異なり、封止樹脂の

14

流入によって各半導体チップが変位することもない。

【図面の簡単な説明】

【図1】 この発明の一実施例の半導体集積回路の製造工程を示すフロー図である。

【図2】 上記製造手順によって作製される半導体集積回路の断面を示す図である。

【図3】 組み立てられるべき第1の半導体チップが複数個の半導体チップを予め積層したものである1つの例を示す図である。

【図4】 組み立てられるべき第1の半導体チップが複数個の半導体チップを予め積層したものである別の例を示す図である。

【図5】 組み立てられるべき第1の半導体チップが複数個の半導体チップを予め積層したものであるさらに別の例を示す図である。

【図6】 図3に示した第1の半導体チップおよび同一構成の第2の半導体チップを用いて作製された半導体集積回路を示す図である。

【図7】 図4に示した第1の半導体チップおよび同一構成の第2の半導体チップを用いて作製された半導体集積回路を示す図である。

【図8】 図5に示した第1の半導体チップおよび同一構成の第2の半導体チップを用いて作製された半導体集積回路を示す図である。

【図9】 従来の製造方法により作製された半導体集積回路の断面を示す図である。

【図10】 従来の半導体集積回路の製造工程例を示すフロー図である。

【図11】 従来の半導体集積回路の別の製造工程例を示すフロー図である。

【符号の説明】

1 ダイパッド部

2, 2A, 2B, 2C, 2D, 2E, 2F, 2G ポリイミドテープ

3, 3A, 3B, 3C, 4, 4A, 4B, 4C 金ワイヤ

5 リード部

10 リードフレーム

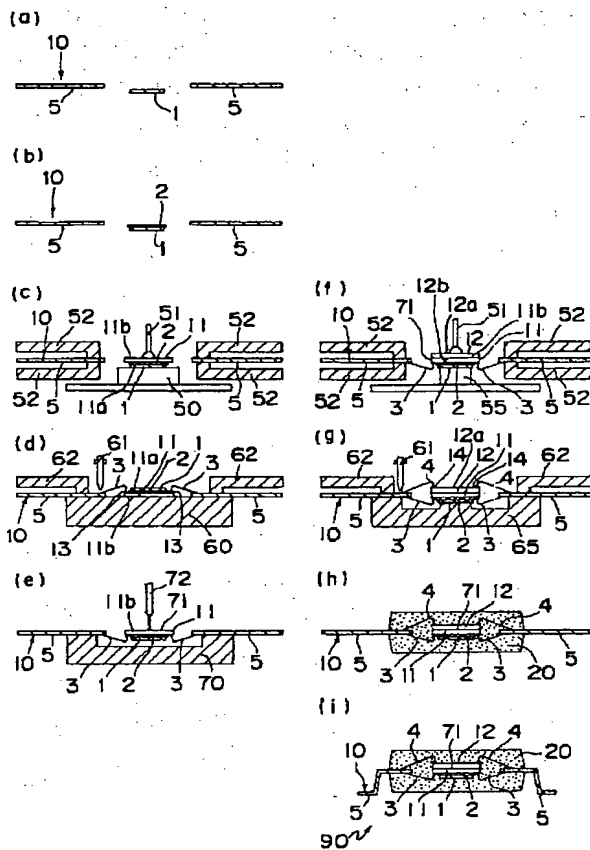
11, 11A, 11B, ..., 11G 第1の半導体チップ

12, 12A, 12B, ..., 12G 第2の半導体チップ

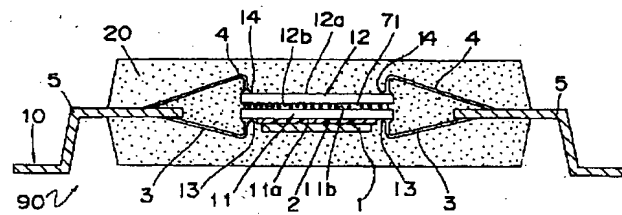
20 封止樹脂

71 銀ペースト

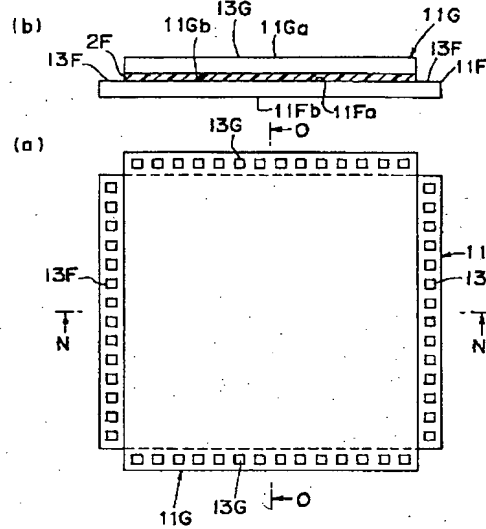
【図1】



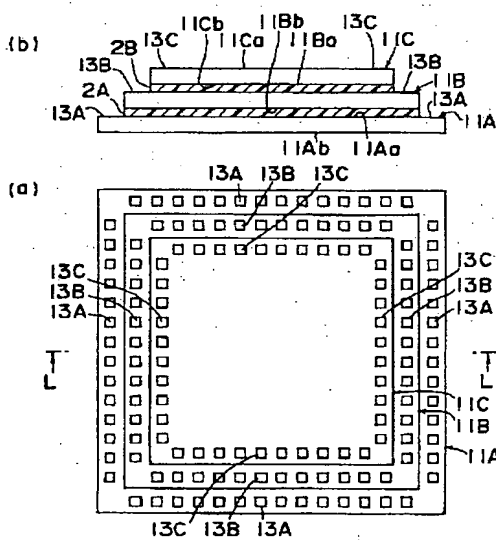
【図2】



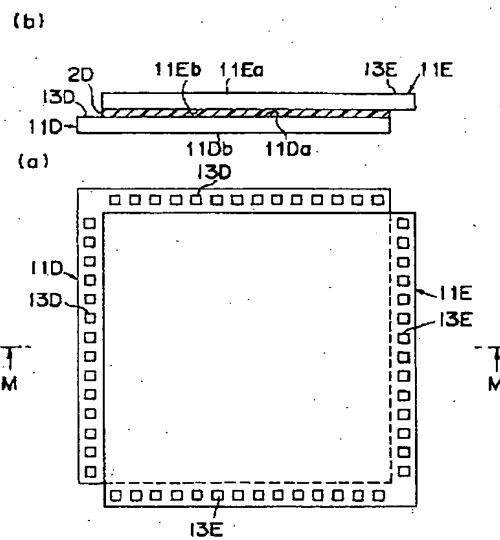
【図5】



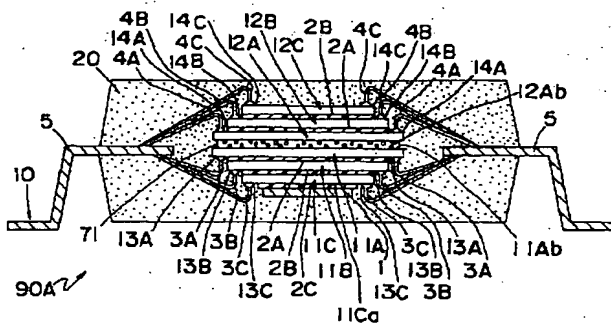
【図3】



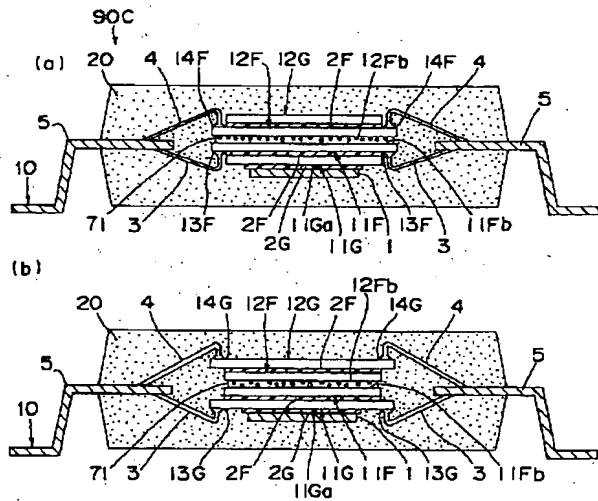
【図4】



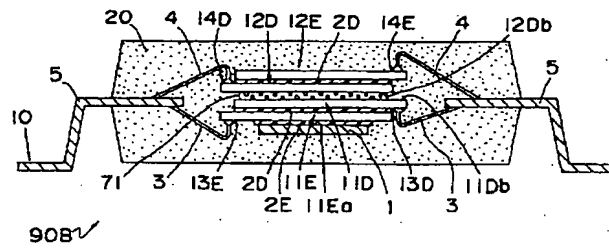
【図6】



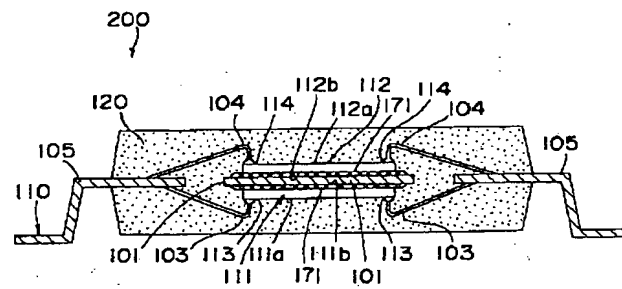
【図8】



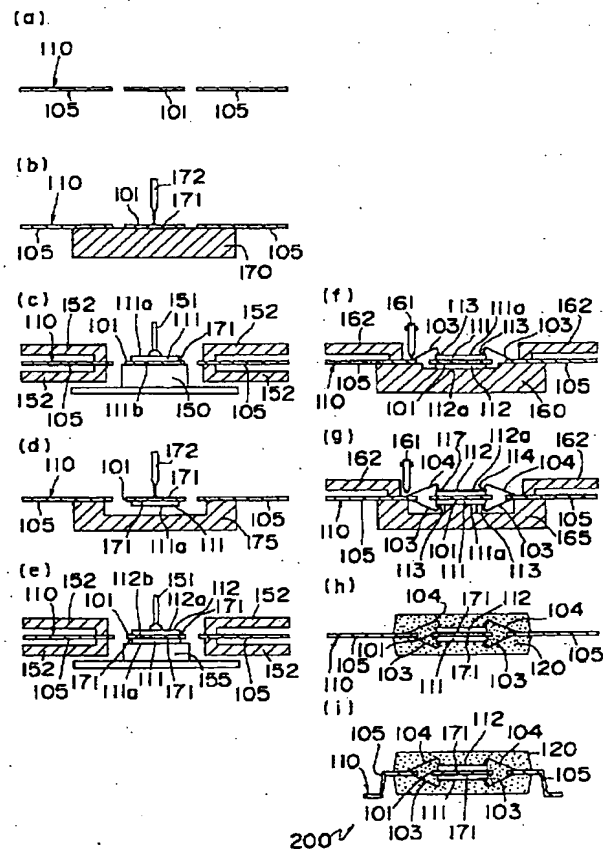
【図7】



【図9】



【図10】



【図 11】

